# TD3 : Aiguillage

Architecture IUP1

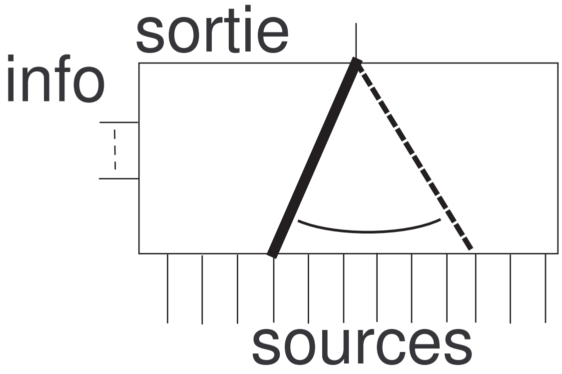
20 Octobre 2003

Ce TD a pour but de vous faire manipuler les fonctions logiques d'aiguillage (multiplexeur, demultiplexeur, décodeur).

Ces fonctions sont très importantes pour choisir quelles instructions effectuer.

## 1 (Dé)Multiplexeur

Un multiplexeur peut se concevoir en tant qu'un aiguillage. On a $n$ sources et une sortie. On veut selectioner, suivant une information codée sur $k$ bits, laquelle de ces sources sera connectée à la sortie.




schema d'un multiplexeur

**Exercice 1:** Quel nombre de bits d'information faut il pour choisir parmi 12 sources ? Parmi $n$ ?

### 1.1 Utilisation

**Exercice 2:** Supposez que vous disposiez de 4 boites noires $B_0, B_1, B_2, B_3$ qui calculent certaines fonctions à un bit de sortie à partir de deux mots de 3 bits. Faire le schema d'un processeur 8 bits (2 bits d'instructions $i, j$, et deux entiers sur 3 bits $a, b, c$ et $x, y, z$) qui suivant ses entrées, calculent l'une des boites noires $B_0, B_1, B_2, B_3$.

**Exercice 3:** Même excercice avec 4 boites noires qui calculent des fonctions à 3 bits de sorties.

### 1.2 Réalisation

**Exercice 4:** Ecrire des circuits logiques réalisant des multiplexeurs à 2 et 8 entrées.

**Exercice 5:** En fait, les 4 fonctions des boites noires étaient les fonctions de comparaison **égalité, strictement supérieur, strictement inferieur, supérieur ou égal**. Ecriver le circuit le plus rapide qui réalise le processeur de la question 2.

Un démultiplexeur réalise exactement la fonction inverse du multiplexeur, c'est à dire qu'il a une source et $n$ sorties, ainsi que $k$ bits d'informations pour qu'il choisisse quelle sortie doit etre activée. Les sorties non activées restent bien sur a 0 (pas de courant).

**Exercice 6:** Dessiner le schéma d'un démultiplexeur à 4 sorties puis réaliser le en circuit.

## 2 Décodeur

**Exercice 7:** Quels optimisations au niveau du circuit peut on faire si on sait que le bit d'entrée d'un démultiplexeur est toujours 1 ? Réaliser un tel circuit à 8 sorties.

Ce circuit est appellé Décodeur.

**Exercice 8:** On veut réaliser un processeur équivalent à celui de l'excercice 2, mais en utilisant des décodeurs, et non plus des multiplexeurs. Les 4 boites noires disposent d'une entrée de plus à un bit d'information. Si ce bit est à 0, elles ne font rien (sortie=0), si il est à 1, elles sortent la valeur calculée. Dessiner le schema d'un tel processeur. Quels sont les avantages inconvenients des 2 approches ?

## 3 Application : La mémoire

Une mémoire RDRAM est découpée en (une ou deux) face (encore appellée banc), et chaque face est découpée en 8 chips mémoires.

**Exercice 9:** Supposons avoir une memoire de 256 octets, découpée en 1 face de 8 chips. Le premier chips va contenir les octets de 0 à 31, le second de 32 a 61 et ainsi de suite. Chaque chip a également un bit d'activation, plus 5 bits d'entrée, désignant l'adresse à chercher, et 8 bits de sortie, désignant l'octet qui était en mémoire à la position recherchée. Dessiner le circuit d'accés aux octets memoires de cette barette.

Pourquoi découpe t'on en banc la RDRAM ?

**Exercice 10:** *————————La SDRAM a un accés parrallèle aux informations, contrairement à l'accés serie des RDRAM. Comment cela marche t'il ?