

Montage 11 : Diodes et Transistors en commutation

Pierre Haessig & Pierre Gerold

avril 2010

1 Contextes & rappels

1.1 Contexte

On rappellera les intérêts, pour les interrupteurs électroniques, du fonctionnement en commutation par opposition au régime linéaire

- dans le domaine de l'électronique signal : le fonctionnement en commutation correspond à l'électronique numérique (processeurs, FPGA,...). On a une meilleure robustesse qu'avec des montages analogiques.
- dans le domaine de l'électronique de puissance : alimentations à découpage. Le rendement est meilleur qu'avec les alimentations linéaires.

1.2 Rappels

Dans ce montage on va s'intéresser au comportement dynamique de dispositifs semiconducteurs. Pour bien les comprendre, il faut être familier avec les 2 principaux effets capacitifs apparaissant avec une jonction PN.

1. Capacité de diffusion : lorsque la diode est polarisée en direct, des porteurs libres majoritaires migrent dans la zone opposée, créant ainsi un excès de minoritaires aux abords de la jonction. Lorsqu'on veut bloquer la diode, il faut évacuer ces « charges stockées », ce qui peut donner lieu à un courant de recouvrement.
2. Capacité de transition : lorsque la diode est polarisée en inverse, il y a un élargissement de la ZCE. Cette modulation de la quantité de charge présente (celle des ions dopants) est identifiable à un effet capacitif. Mais attention la valeur de la capacité varie avec la polarisation : effet non linéaire. C'est cette variation qui est exploitée pour réaliser les *varicaps*.

Pour les détails de ces phénomènes, on se référera au livre de Vapaille & Castagné, chapitre 1 & 2.

Pour les composants MOS, on devra être familier avec la notion de capacité de grille (C_{GS} & C_{GD}) et de résistance à l'état passant $R_{DS\ on}$ qui sont bien plus simple à appréhender.

2 Composants Diode PN

On utilise un simple circuit résistance + diode pour observer les commutations (cf figure 1). Il est important de choisir une *diode de redressement* et non une diode signal pour pouvoir observer les phénomènes (commutations sur qq μs). Ces dernières sont trop rapides (commutations sur qq kHz sont satisfaisants)

Circuit : On va observer les deux commutations : fermeture et blocage. Le GBF est alors utilisé pour générer des créneaux dont le niveau haut (V_F) et bas (V_R) sont a priori différents et sont les principaux paramètres variables de l'expérience. La période du signal est choisie grande devant les phénomènes observés (qq kHz sont satisfaisants)

Notations :

- V_F est la tension (positive) utilisée pour polariser la diode en direct. Plus elle est grande plus le courant direct est grand ($i_d \approx (V_F - 0,7)/R$).
- V_R est la tension (négative) utilisée pour bloquer la diode. Plus elle est négative, plus la ZCE s'étend.

Couleurs :

- bleu : $v_e(t)$ la tension issue du générateur. NB : il est préférable de la mesurer avec une sonde plutôt qu'avec un coax issu directement du générateur.
- rose : $v_d(t)$ la tension sur la diode
- vert : $v_e(t) - v_d(t) = v_R(t)$ image du courant

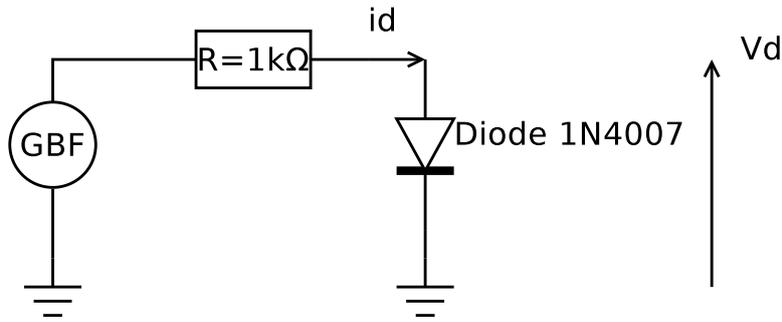


FIGURE 1 – Mise en conduction de la diode. $V_R = -4V$ et $V_F = \{0V, +3V\}$. Base de temps : $2\mu s$

2.1 fermeture

La mise en conduction de la diode n'est pas la commutation la plus spectaculaire des deux commutations. On y voit l'effet de la Zone de Charge d'Espace (ZCE). Cette zone est très étendue lorsque la diode est polarisée en inverse et il faut la repeupler pour mettre la diode en conduction. On constate une montée progressive de la tension V_d , d'allure exponentielle, mais attention, le phénomène est hautement non linéaire. En particulier, il y a un palier de tension autour de $0,7V$ (tension de seuil).

On pourra faire le lien avec la diode varicap, qui met à profit le contrôle de la capacité de transition par une tension pour, par exemple réaliser des VCO.

Comment bien voir le phénomène : il faut choisir R bien grande, par exemple $R = 100k\Omega$. C'est ce cas qui est illustré sur les figures 2. Si R est intermédiaire ($1k\Omega$) le phénomène est parasité par des oscillations. A l'inverse, si R est faible ($R = 50\Omega$) on a l'impression que v_d est discontinue et accompagnée d'une surtension, alors que le courant présente un retard à l'établissement.

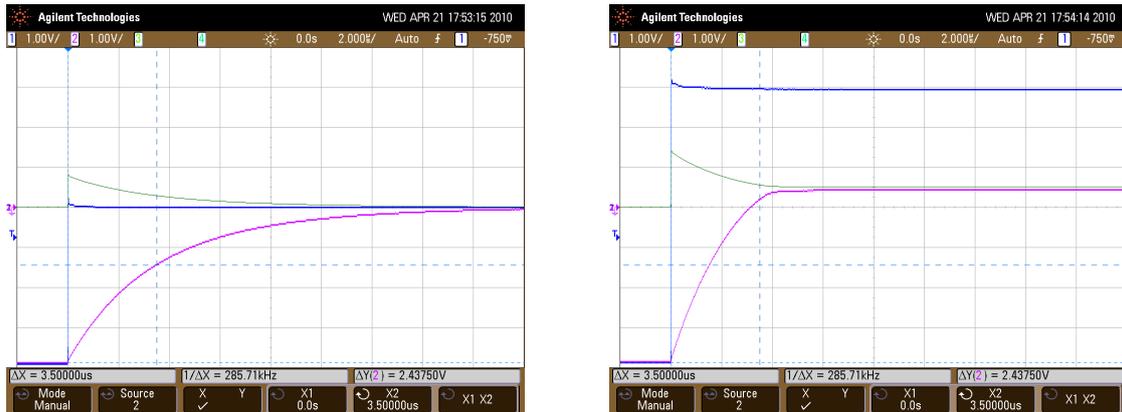


FIGURE 2 – Mise en conduction de la diode. $V_R = -4V$ et $V_F = \{0V, +3V\}$. Base de temps : $2\mu s$

2.2 blocage

C'est là qu'il y a le plus « à voir », cf figures 3s. On observe deux phénomènes successifs

1. Phase 1. Vidange des porteurs diffusés de part et d'autres de la jonction. On a alors circulation d'un courant de recouvrement alors que la tension v_D aux bornes de la diode reste quasi-constante. La loi des mailles nous donne alors la valeur du courant de recouvrement $I_R = i_D(0 < t < t_R) = (V_R - 0,7)/R$. Ce courant est d'autant plus grand (plus négatif) que V_R est grande (négative).
2. Phase 2. Reformation de la ZCE, c'est le pendant de ce qu'on a vu au paragraphe 2.2 et on n'y reviendra pas.

2.2.1 Analyse de la charge stockée

On souhaite observer quels paramètres influent sur le recouvrement (cad la Phase 1). Pour ça on peut faire varier séparément V_F et V_R et on constate :

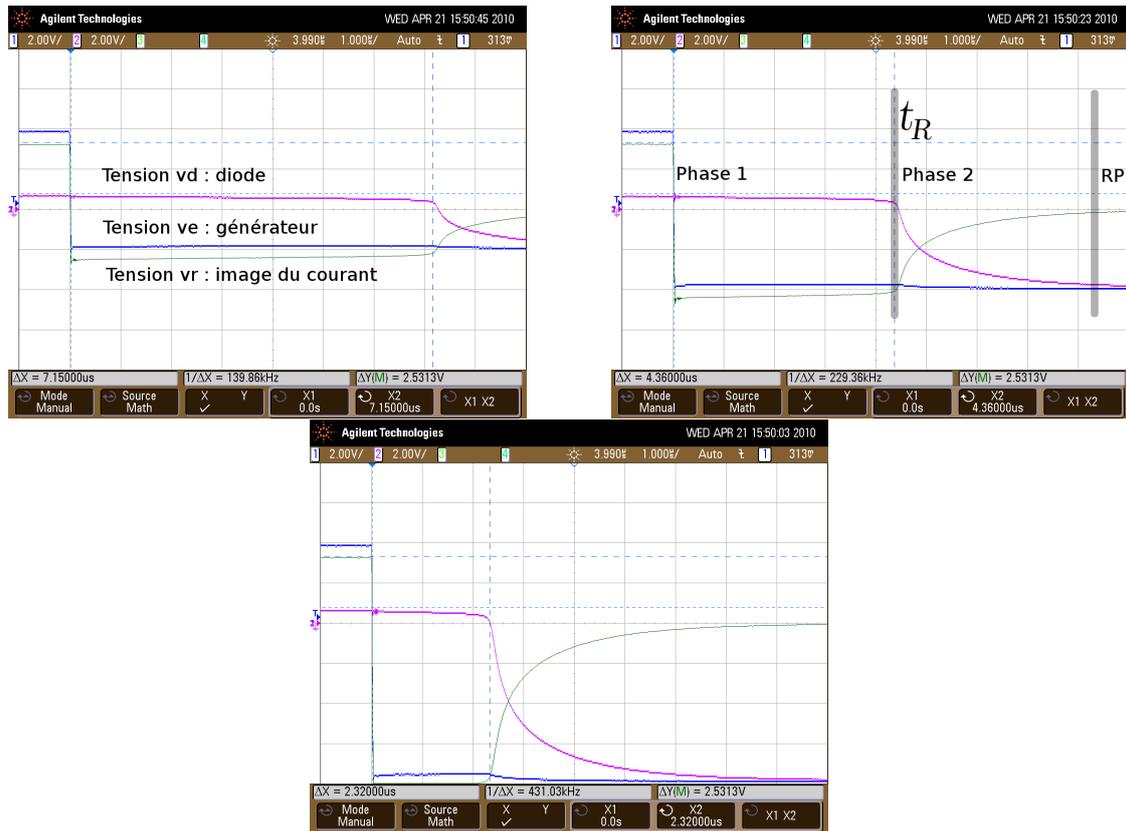


FIGURE 3 – Blocage de la diode. $V_R = \{-2V, -4V, -8V\}$ et $V_F = +4V$. Base de temps : $1\mu s$

- V_F : plus la tension directe est grande, donc le courant direct est grand, plus le temps de recouvrement est long.
- V_R : plus on applique une tension négative, plus le courant de recouvrement est important, mais plus le temps de recouvrement est court.

On trace alors deux courbes pour détailler le phénomène. La première (figure 4) illustre le tracé de la charge extraite en fonction de la tension inverse appliquée.

Effet du courant inverse On appelle charge extraite l'intégral du courant de recouvrement (courant pendant la phase 1). Par approximation rectangulaire, on a $Q_E = t_R \cdot I_R$, sachant que $I_R = -(V_R - 0,7)/R$ (défini positif).

D'après les différents points relevés, on constate que si la tension inverse est grande, c'est à dire que le courant est grand et donc que le temps de recouvrement est *court*, alors la charge extraite a à peu près toujours la même valeurs (partie gauche de la figure 4). On vient de mettre en évidence l'existence de la charge stockée Q_S . Si on « vide la jonction assez vite », on mesure alors $Q_E \approx Q_S$, par contre si le recouvrement est opéré trop lentement, les charges diffusées se recombinaient et on n'en extrait plus qu'une partie : $Q_E < Q_S$.

Cette manipulation met donc aussi en évidence l'existence d'une *durée de vie* τ_R des porteurs et on voit que celle ci est de l'ordre de la microseconde pour cette diode de puissance. Vous trouverez plus loin une modélisation du phénomène de recombinaison (« pour aller plus loin 2 »).

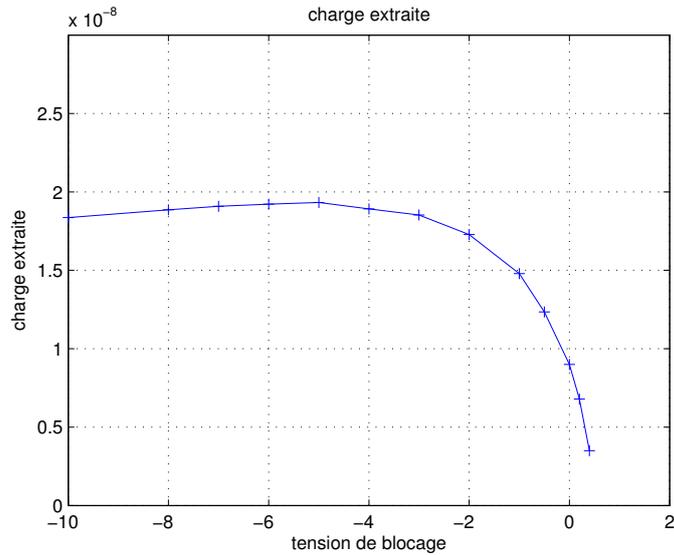


FIGURE 4 – Charge extraite au blocage en fonction de la tension de blocage

2.2.2 Effet du courant direct

Si on augmente le courant direct, on observe que le temps de recouvrement augmente alors que le courant de recouvrement est constant. C'est donc que la *charge stockée augmente*. C'est logique car elle due à la diffusion des porteurs libres, d'autant plus grande que le courant direct est grand. On a tracé sur la figure 5 la charge extraite (égale à la charge stockée si le temps de recouvrement est maintenu court devant la durée de vie τ_R) On constate une relation linéaire entre les deux. On verra ci-dessous que $Q_S = I_F \cdot \tau_R$. C'est donc une manipulation permettant d'accéder à la durée de vie des porteurs. Le fitting (tracé vert-pointillé) donne $\tau_R \approx 6 \mu s$.

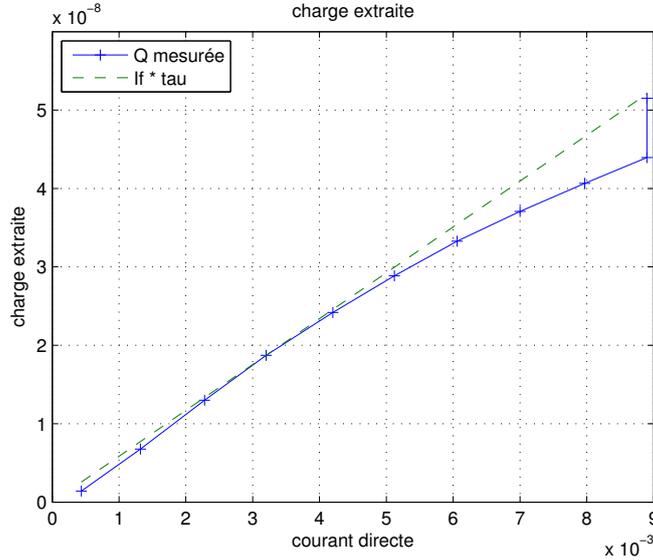


FIGURE 5 – Charge extraite au blocage en fonction de la tension de blocage

Pour aller plus loin 1 : Il serait intéressant de *comparer* la diode de puissance utilisée précédemment avec une *diode signal*. Dans cette dernière le constructeur a injecté des impuretés qui font chuter la durée de vie des porteurs, ce qui limite considérablement le phénomène de recouvrement. La durée de vie passe alors de la microseconde à la nanoseconde (cf Arnaud Bournel)

Pour aller plus loin 2 : Le livre de Lesquieu & Manneville propose d'aller plus loin grâce à une modélisation de la régénération par une équation-diff du 1er ordre. On note Q_S la charge stockée, et τ_R la durée de vie des porteurs libres. La variation des charges est alors donnée par :

$$\frac{dQ_S}{dt} = -\frac{Q_S}{\tau_R} + i_D(t)$$

En particulier à l'équilibre ($\frac{dQ_S}{dt} = 0$), lorsque la diode est parcourue par un courant direct $i_D(t) = I_F$ on retrouve la relation de proportionnalité $Q_S = I_F \cdot \tau_R$ du paragraphe précédent (et illustrée figure 5).

Lorsque l'on inverse le courant ($i_D(t) = -I_R$), la charge décroît : $\frac{dQ_S}{dt} = -\frac{Q_S}{\tau_R} - I_R$, d'où

$$Q_S(t) = (Q_S(t_0) + I_R \cdot \tau_R) \cdot e^{-t/\tau_R} - I_R \cdot \tau_R \text{ tq } Q_S > 0$$

On peut alors calculer l'instant t_R pour lequel la charge s'annule : $(Q_S(t_0) + I_R \cdot \tau_R) \cdot e^{-t_R/\tau_R} = I_R \cdot \tau_R$ or $Q_S(t_0) = I_F \cdot \tau_R$ donc la relation se simplifie :

$$(I_F + I_R) \cdot e^{-t_R/\tau_R} = I_R$$

et donc finalement

$$t_R = \tau_R \cdot \ln\left(1 + \frac{I_F}{I_R}\right)$$

En particulier, si $I_R \gg I_F$, on peut linéariser le logarithme et on retrouve $t_R \cdot I_R \approx \tau_R \cdot I_F$, c'est à dire $Q_E \approx Q_S$ comme sur la figure 4.

2.3 Transistor NPN

Le transistor bipolaire est composé deux jonctions PN permettant d'obtenir un effet d'interrupteur contrôlé électriquement. Comme il est basé sur deux jonctions, il va présenter des effets similaires au moment des commutations. On s'intéressera en particulier aux porteurs diffusés dans la base. Comme ces porteurs doivent se recombiner le moins possible, les constructeurs ne peuvent pas détruire artificiellement leur durée de vie comme dans une diode signal. Ainsi, on constatera des effets de recouvrement aussi importants que dans une diode de puissance.

Circuit Nous avons utilisé un transistor de puissance TIP31. Le circuit utilisé est représenté en figure 6. Il permet d'accéder à la mesure des

- tension base v_B (channel 2)
- courant base i_B (math : ch2 - ch1)
- tension collecteur v_C (ch3)
- courant collecteur i_C (ch4) grâce à un shunt de 10 Ohms.

Mais à la réflexion, l'idée de mettre une résistance de shunt n'est pas forcément bonne (car elle crée un offset sur les tension base et collecteur). On préférera donc mesurer i_C grâce au mode math ($V_{cc} - \text{ch3}$)

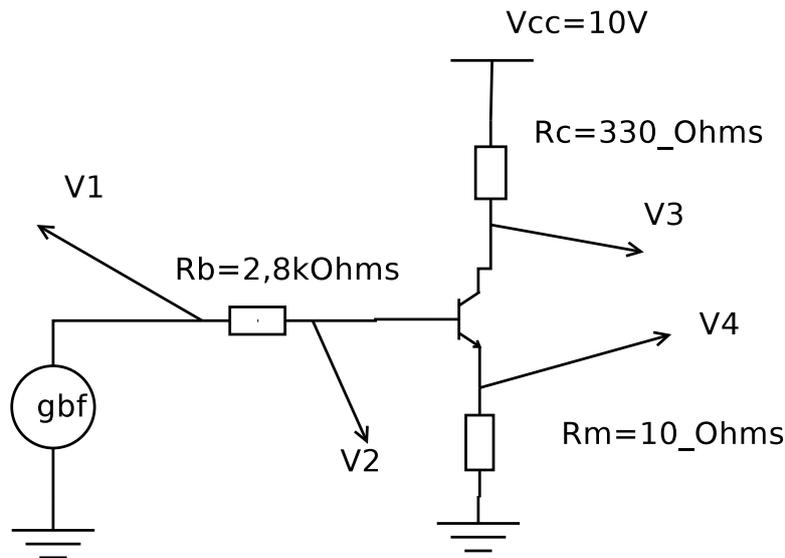


FIGURE 6 – Charge extraite au blocage en fonction de la tension de blocage

Le GBF délivre le même type de créneau asymétrique $\{V_F, V_R\}$ qu'avec le montage de la diode. Ce circuit aura donc deux points de fonctionnement :

- $v_e = V_F > 0$: le transistor est saturé. La jonction BE est polarisée en directe. La jonction BC est quasiment polarisée voire polarisée en direct (régime de quasi-saturation ou bien « vraie » saturation). La base est alors remplie d'électrons minoritaires en excès, injectés depuis l'émetteur et le collecteur.
- $v_e = V_R < 0$: le transistor est bloqué. Les deux jonctions sont polarisées en inverse.

Note de conception : Pour mettre le transistor en saturation, il faut mettre suffisamment de courant à la base. $i_b > i_{c\text{sat}}/\beta$

Or $i_{c\text{sat}} = V_{CC}/(R_C+R_E) = 10/340 \approx 30\text{ mA}$ et $\beta \approx 150$ d'où $i_b > 0,2\text{ mA}$. Il faut donc prendre R_B pas trop grande. Ayant choisi $R_B = 2,8\text{ k}\Omega$, il faut donc dans notre cas $V_F > R_B \cdot i_B + v_{CE} + v_E \approx 0,6 + 0,6 + 0,3 = 1,5\text{ V}$

2.4 fermeture

On observe sur la figure 2.4 la mise en conduction du transistor. On constate qu'il y a deux phases :

1. Mise en conduction de la diode BE. Cela nécessite de repeupler la ZCE, d'où une montée en tension d'allure exponentielle de la tension v_{BE} . Le transistor reste ouvert jusqu'à ce que v_{BE} atteigne la tension de seuil.
2. Baisse progressive de la tension v_{CE} . Le transistor devient passant, d'abord dans sa zone linéaire, puis finit par saturer.



FIGURE 7 – Mise en conduction du transistor. $V_R = \{-3\text{ V}, -5\text{ V}\}$ et $V_F = 5\text{ V}$. Base de temps : $0,2\ \mu\text{s}$

On constate que si on a bloqué fortement le transistor (V_R très négatif) il faut plus de temps pour le remettre en conduction (car la ZCE était plus grande).

2.5 blocage

Sur la figure 2.5 on s'est intéressé au blocage du transistor. On a fait varier la tension inverse V_R appliquée à la base et on constate que plus V_R est négatif, plus le blocage est rapide car on évacue les électrons stockés plus vite.

2.6 Conséquences des temps de commutation

À cause des temps de commutations, il y a des instants où le transistor travaille en régime linéaire. Il dissipe alors beaucoup plus de puissance et c'est la principale cause d'échauffement. Cela limite par exemple la fréquence de commutations des interrupteurs IGBT dans les onduleurs moyenne tension (qq kV & qq MW) en dessous du kHz.

Comment faire mieux : Pour accélérer le blocage des transistors, on peut tenter de court-circuiter transistorement la résistance de base avec une capacité *bien choisie*. Elle va pouvoir absorber la charge stockée. Tout le problème est dans le « bien choisie » car les effets à compenser (capa de diffusions et de transition) sont non-linéaires. Finalement on ne pourra faire des compensations correctes que pour des points de fonctionnement donnés. Le livre d'Esquieu & Manneville en parle.

Une autre solution est de placer une diode parallèle à la jonction BC pour se mettre en quasi-saturation plutôt qu'en saturation. Ceci fait partie des techniques qui ont été utilisées pour accélérer les commutations dans les circuits logiques TTL (technologie à base de transistors bipolaires). Cependant, les circuits logiques sont maintenant essentiellement réalisés en technologie CMOS, bien plus rapide. C'est le sujet de la partie suivante.

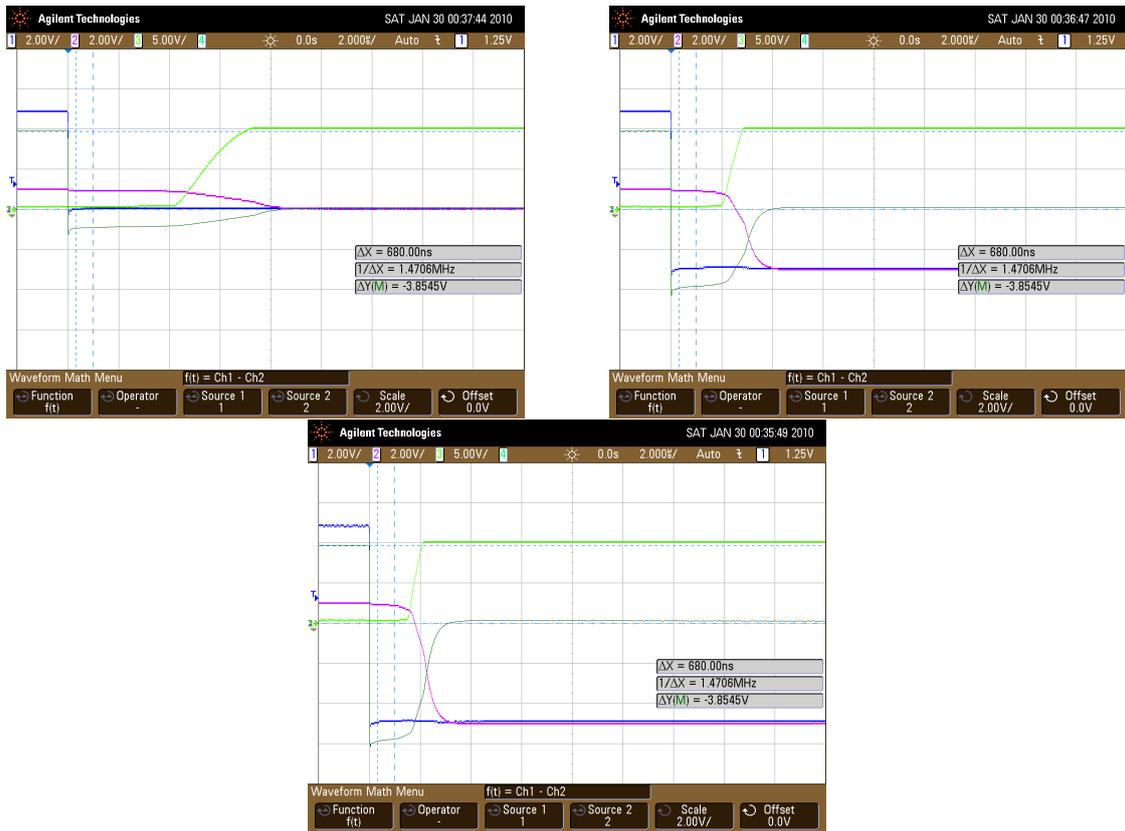


FIGURE 8 – Blocage du transistor. $V_R = \{0V, -3V, -5V\}$ et $V_F = +5V$. Base de temps : $0,2\mu s$

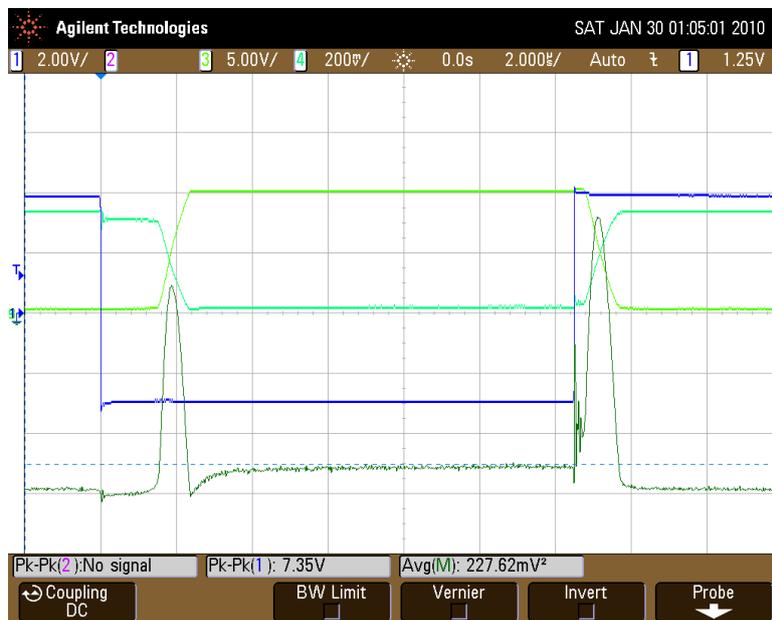


FIGURE 9 – Visualisation des pertes au blocage et à la fermeture

3 Composants unipolaires : Transistor MOS & Interrupteur CMOS

Les composants précédents, qualifiés de bipolaires, utilisent 2 types de porteurs différents (électrons et trous). Cela les rend intrinsèquement lent à cause des temps de recombinaison. Ainsi, en électronique numérique, la technologie TTL a été supplantée par la logique CMOS, qui est une technologie unipolaire.

3.1 Transistor MOS

Nous avons d'abord étudié un circuit à base de MOS de puissance IRF530 (obtenu en électrotech chez David).

On pourra trouver un schéma de structure de MOS de puissance dans la TI e3960 « Composants de l'électronique de puissance » à la page 12.

Le transistor travaille en régime de commutation

- Si $v_{GS} < V_T \approx 2,5V$ alors il est bloqué (car le canal n'est pas formé)
- Si $v_{GS} > V_T$ un canal se forme, et tant que $v_{DS} < v_{DSsat}$ alors le canal n'est pas pincé. Le MOS se comporte alors comme une résistance (c'est la « zone ohmique »). Cette résistance est d'autant plus faible que v_{GS} est grande. Pour ce transistor de puissance elle peut être très faible ($R_{DS} \rightarrow 0,1\Omega$)

3.2 Commutation

La commutation d'un transistor MOS implique la charge et la décharge d'une capacité. Ainsi, il n'y a pas de courant de grille en régime permanent et on pourrait attaquer la grille directement avec le générateur ($R_{gen} = 50\Omega$). Cependant, pour mieux voir les phénomènes, nous avons ajouté $R_G = 1k\Omega$.

Sur la figure 10, on peut observer la fermeture de l'interrupteur. On y voit 3 phases :

1. v_{GS} passe d'une valeur négative à une valeur positive (3V, environ la tension de seuil). Pendant ce temps le transistor reste bloqué
2. v_{GS} stagne sur un palier autour de 3V. Pendant ce temps la tension v_{DS} diminue progressivement : le transistor entre en conduction. Ce palier dit de « Miller » est dû à une rétroaction capacitive avec le drain (cad la capacité Miller des transistors bipolaires). On se référera à TI d3109 « Semi-conducteurs de puissance unipolaires et mixtes (partie 2) » page 11 pour plus d'explications. Je trouve que l'explication est rapide, on doit pouvoir trouver mieux, mais où ?
3. Lorsque le transistor est entré en zone ohmique (v_{DS} proche de zéro) la tension de grille v_{GS} remonte à nouveau.

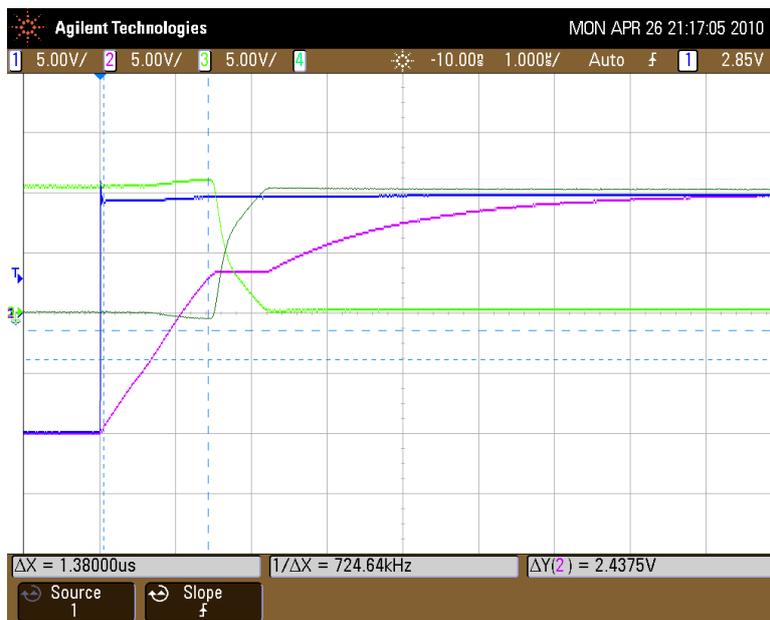


FIGURE 10 – Mise en conduction d'un MOS de puissance. Base de temps $1\mu s$

3.3 Interrupteur analogique CMOS

Note : cette partie permet, un peu de temps, de dire beaucoup. Nous ne l'avons malheureusement creusé que tardivement, d'où une description trop succincte.

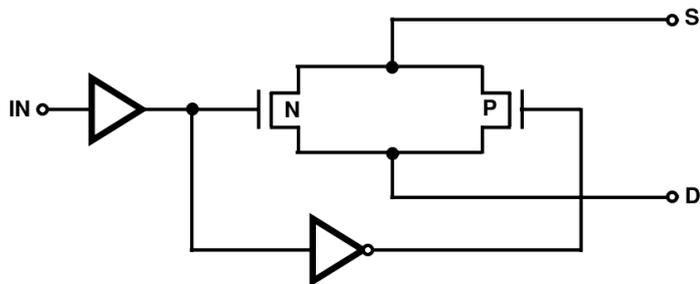
La technologie CMOS associe deux transistors complémentaires : canal P et canal N (cf figure 11). Ainsi en les mettant en parallèle, on est capable de conduire un courant positif et négatif. En effet, on a vu que la résistance R_{DS} varie avec la tension v_{GS} , ce qui pose problème si la source est comme ici flottante. Le principe de la mise en parallèle est illustré en figure 12.

Le fabricant donne la courbe la résistance du composant en fonction du potentiel de drain. Nous avons réalisé la mesure avec un pont diviseur de tension ($R = 1k\Omega$) pour obtenir une mesure de cette résistance à

l'état passant. La comparaison des résultats est donné en figure 13 (attention, la mesure n'a été faite que sur l'intervalle de tension positive. Il suffit alors d'imaginer la partie négative par symétrie par rapport à l'axe des ordonnées. Il serait cependant préférable de faire la mesure).

- On observe que la résistance varie effectivement avec la tension
- On reconnaît aussi la forme en de « dos de chameau »
- On remarque la valeur moyenne mesurée ($R_{DS} \approx 300 \Omega$) est plus élevée que celle de la datasheet ($R_{DS} \approx 100 \Omega$) Nous ne pouvons l'expliquer. Il s'agit peut-être d'un problème de définition de ce que l'on mesure

Functional Diagram



DG201 SWITCH CELL

TRUTH TABLE

LOGIC	DG201
0	ON
1	OFF

FIGURE 11 – Diagramme fonctionnel de l'interrupteur CMOS DG201

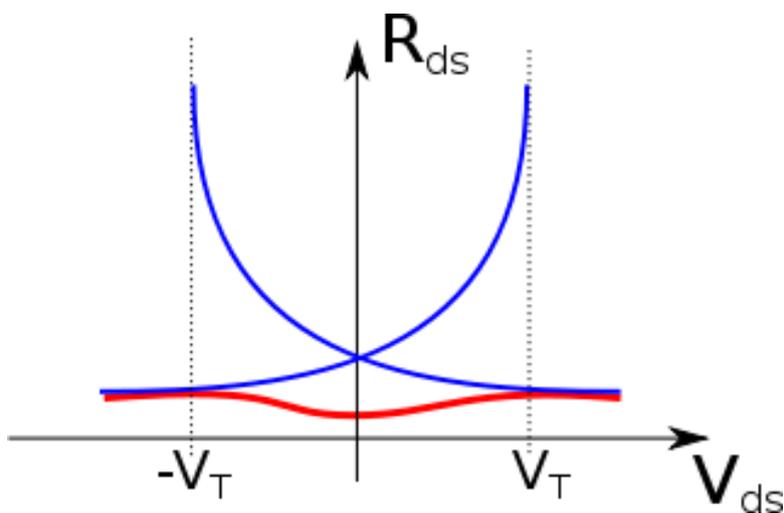


FIGURE 12 – Principe de l'évolution de la résistance d'un interrupteur CMOS

Typical Performance Curves

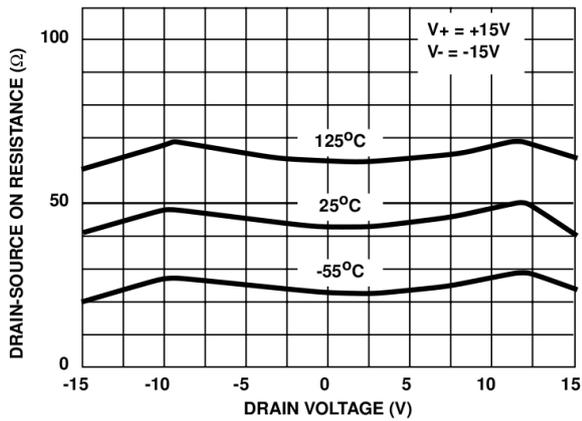


FIGURE 5. $r_{DS(ON)}$ vs V_D AND TEMPERATURE

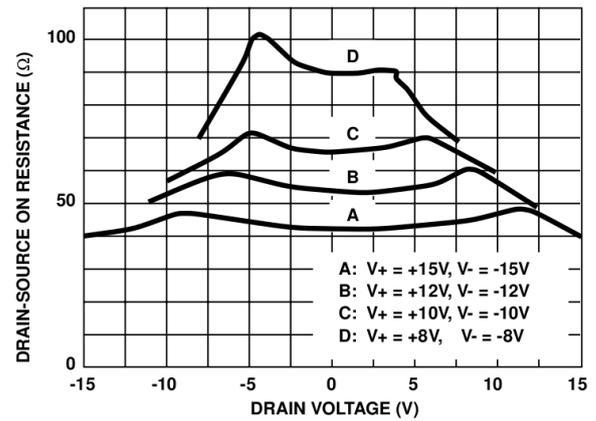


FIGURE 6. $r_{DS(ON)}$ vs V_D AND POWER SUPPLY VOLTAGE

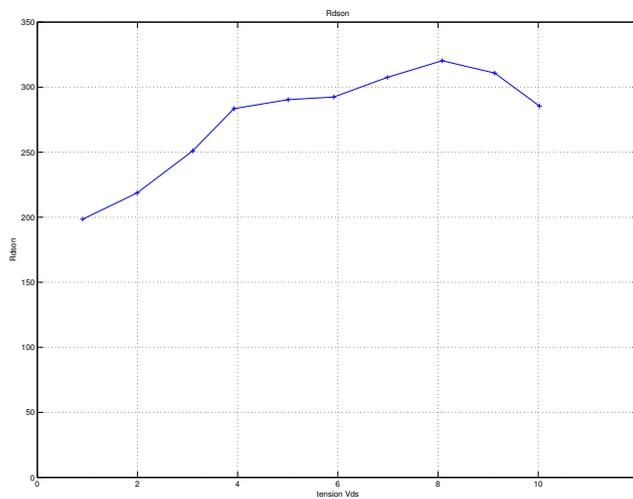


FIGURE 13 – Evolution de la résistance de l'interrupteur CMOS DG20 : datasheet vs mesure

Bibliographie

Livres :

- « Dispositifs et circuits intégrés semiconducteurs » de Vapaille & Castagné. Très bon 2 premiers chapitres pour tout savoir sur la physique de la jonction PN.
- « Théorie du signal et composants » de Lesquieu & Manneville. Très synthétique et efficace
- « Les Composants actifs en commutation caractéristiques essentielles, modes de fonctionnement » de Christian Verbeek. Bonnes descriptions synthétiques des phénomènes, mais un peu ancien (1980)

Techniques de l'Ingénieur :

- TI-e3960 - Composants de l'électronique de puissance. Contient de très beaux schéma de structure des réalisations (MOS, IGBT, etc.)
- TI-d3109 - Semi-conducteurs de puissance unipolaires et mixtes (partie 2)